目次

一般	的な基礎	11
1.1	リアルタイム	
1.2	フェーズ駆動プロセスモデル:Ⅴ モデル	11
1.3	ビルドプロセス:モデルから実行可能ファイルまで	12
1.4	デバッガビューの説明	22
1.5	まとめ	23
マイ	クロコントローラ技術の基礎	24
2.1	マイクロコントローラの構造	24
2.2		
2.3	(メモリ) アドレッシング、アドレッシングモード	29
2.4	ウェイトステート、バーストアクセス	34
2.5	キャッシュ	36
2.6		40
2.7	割り込み	41
2.8	トラップ/例外	42
2.9	データ整合性	42
2.10	デスクトッププロセッサと組込みプロセッサの比較	44
2.11	まとめ	45
+ ~°	レーティングシフテル	47
		47
٠.ـ		
_	/	55
	****	62
		67
0.0		01
時間		68
4.1	タイミングパラメータ	68
		UC
4.2	確率的側面	74
	確率的側面	
4.2	確率的側面	74 77 86
4.2 4.3	確率的側面	74 77 86 87
4.2 4.3 4.4	確率的側面	74 77 86
4.2 4.3 4.4 4.5 4.6	確率的側面	74 77 86 87
4.2 4.3 4.4 4.5 4.6	確率的側面	74 77 86 87 88
4.2 4.3 4.4 4.5 4.6	確率的側面	74 77 86 87 88 89
4.2 4.3 4.4 4.5 4.6 \$1 5.1	確率的側面	74 77 86 87 88 89 92
4.2 4.3 4.4 4.5 4.6 91 5.1 5.2	確率的側面 CPU 負荷	74 77 86 87 88 89 92 93
4.2 4.3 4.4 4.5 4.6 \$1 5.1 5.2 5.3 5.4	確率的側面 CPU 負荷 バス負荷 論理実行時間 (LET) まとめ ミング解析技術 概要、レベル分け 用語解説 静的コード解析 コードシミュレーション	74 77 86 87 88 89 92 93 102
4.2 4.3 4.4 4.5 4.6 \$1 5.1 5.2 5.3	確率的側面 CPU 負荷 バス負荷 論理実行時間 (LET) まとめ ミング解析技術 概要、レベル分け 用語解説 静的コード解析 コードシミュレーション 実行時間測定	74 77 86 87 88 89 92 93 102 114
4.2 4.3 4.4 4.5 4.6 \$1 5.1 5.2 5.3 5.4 5.5	確率的側面	74 77 86 87 88 89 92 93 102 114 125
4.2 4.3 4.4 4.5 4.6 91 5.1 5.2 5.3 5.4 5.5 5.6	確率的側面	74 77 86 87 88 89 92 93 102 114 125
4.2 4.3 4.4 4.5 4.6 \$1 5.1 5.2 5.3 5.4 5.5 5.6 5.7	確率的側面	74 77 86 87 88 89 92 93 102 114 125 144
4.2 4.3 4.4 4.5 4.6 \$ 1 5.1 5.2 5.3 5.4 5.5 5.6 5.7 5.8 5.9	確率的側面 CPU 負荷 バス負荷 論理実行時間 (LET) まとめ ミング解析技術 概要、レベル分け 用語解説 静的コード解析 コードシミュレーション 実行時間測定 ハードウェアベーストレーシング ソフトウェアの計測に基づくトレース スケジューリングシミュレーション	74 77 86 87 88 89 92 93 102 114 125 144 160 168
	1.2 1.3 1.4 1.5 マイ 2.1 2.2 2.3 2.4 2.5 2.6 2.7 2.8 2.9 2.10 2.11 3.2 3.3 3.4 3.5 時間	1.2 フェーズ駆動プロセスモデル:V モデル 1.3 ビルドプロセス:モデルから実行可能ファイルまで 1.4 デバッガビューの説明 1.5 まとめ マイクロコントローラ技術の基礎 2.1 マイクロコントローラの構造 2.2 コード処理 2.3 (メモリ)アドレッシング、アドレッシングモード 2.4 ウェイトステート、バーストアクセス 2.5 キャッシュ 2.6 パイプライン 2.7 割り込み 2.8 トラップ/例外 2.9 データ整合性 2.10 デスクトッププロセッサと組込みプロセッサの比較 2.11 まとめ オペレーティングシステム 3.1 OS なし:無限ループと割り込み 3.2 OSEK/VDX 3.3 協力型マルチタスキングと抑止型マルチタスキング 3.4 POSIX 3.5 まとめ 時間論

6	タイ	ミング問題の実践例	185
	6.1	すべての割り込みはどこから来るのでしょうか。	185
	6.2	OSEK ECC: ベストな選択とは言い難い	186
	6.3	リセットから 17 分後に稀にクラッシュが発生します	
	6.4	センサデータの欠落または二重受信	190
	6.5	ハンドブレーキをかけた状態のレース中	195
	6.6	測定は静的コード解析よりも大きな WCET を提供します	
	6.7	ネットワーク管理メッセージが早すぎる場合があります	
	6.8	シリーズプロジェクトにおけるシームレスなタイミングプロセス	
	6.9	タイミング解析で自動車メーカが 1200 万ユーロを節約	
	6.10	まとめ	
	0.20		
7	マル	チコア、メニーコア、マルチ ECU のタイミング	201
	7.1	マルチコアの基礎	
	7.2	さまざまなタイプの並列実行	
	7.3	データ整合性、スピンロック	
	7.4	メモリアドレスのクローニング	
	7.5	まとめ	222
0	中仁	時間の最適化	224
8	天1 J 8.1	時間の転廻化 スケジューリングレベルでの実行時間の最適化	
	8.2	実行時間が最適化されたメモリ使用量	
	8.3	コードレベルでの実行時間最適化	
	8.4	実行時間の最適化のまとめと「ロードマップ」	
	0.4	大门时间の取過化のよとのと「ロートマック」・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・	251
9	開発	プロセスにおける方法論	254
9	開発 9.1	タイミングリファレンスの要件	254
9		タイミングリファレンスの要件	254
9	9.1	タイミングリファレンスの要件	254 262
9	9.1 9.2	タイミングリファレンスの要件	254262263
9	9.1 9.2	タイミングリファレンスの要件	254 262 263 264
9	9.1 9.2 9.3	タイミングリファレンスの要件	254 262 263 264 264
9	9.1 9.2 9.3	タイミングリファレンスの要件	254 262 263 264 264
9	9.1 9.2 9.3 9.4 9.5	タイミングリファレンスの要件	254 262 263 264 264 265 267
9	9.1 9.2 9.3 9.4 9.5 9.6	タイミングリファレンスの要件	254 262 263 264 264 265 267 268
9	9.1 9.2 9.3 9.4 9.5 9.6 9.7	タイミングリファレンスの要件 プロジェクトパートナー間の協力 タイミングコンセプト、スケジューリングレイアウト、OS コンフィギュレーション 実行時間デバッグ 実行時間の最適化 実行時間保護 将来の機能の早期検討 シリーズのタイミング保護	254 262 263 264 264 265 267 268
9	9.1 9.2 9.3 9.4 9.5 9.6 9.7 9.8 9.9	タイミングリファレンスの要件	254 262 263 264 264 265 267 268 270
	9.1 9.2 9.3 9.4 9.5 9.6 9.7 9.8 9.9 9.10	タイミングリファレンスの要件	254 262 263 264 264 265 267 268 270 271
	9.1 9.2 9.3 9.4 9.5 9.6 9.7 9.8 9.9 9.10	タイミングリファレンスの要件	254 262 263 264 264 265 267 268 270 271
	9.1 9.2 9.3 9.4 9.5 9.6 9.7 9.8 9.9 9.10 AUT	タイミングリファレンスの要件	254 262 263 264 264 265 267 268 270 271 273
	9.1 9.2 9.3 9.4 9.5 9.6 9.7 9.8 9.9 9.10 AUT 10.1 10.2	タイミングリファレンスの要件	254 262 263 264 265 267 268 270 271 273 274 277
	9.1 9.2 9.3 9.4 9.5 9.6 9.7 9.8 9.9 9.10 AUT 10.1 10.2 10.3	タイミングリファレンスの要件 プロジェクトパートナー間の協力 タイミングコンセプト、スケジューリングレイアウト、OS コンフィギュレーション 実行時間デバッグ 実行時間の最適化 実行時間保護 将来の機能の早期検討 シリーズのタイミング保護 ポジティブな例:CoReMa Vitesco Technologies まとめ AUTOSAR Classical プラットフォーム(CP) AUTOSAR Adaptive プラットフォーム(AP)	254 262 263 264 265 267 268 270 271 273 274 277 286
	9.1 9.2 9.3 9.4 9.5 9.6 9.7 9.8 9.9 9.10 AUT 10.1 10.2 10.3 10.4	タイミングリファレンスの要件	254 262 263 264 264 265 267 268 270 271 273 274 277 286 288
	9.1 9.2 9.3 9.4 9.5 9.6 9.7 9.8 9.9 9.10 AUT 10.1 10.2 10.3 10.4 10.5	タイミングリファレンスの要件 プロジェクトパートナー間の協力 タイミングコンセプト、スケジューリングレイアウト、OS コンフィギュレーション 実行時間デバッグ 実行時間の最適化 実行時間保護 将来の機能の早期検討 シリーズのタイミング保護 ポジティブな例: CoReMa Vitesco Technologies まとめ	254 262 263 264 264 265 267 268 270 271 273 274 277 286 288 294
	9.1 9.2 9.3 9.4 9.5 9.6 9.7 9.8 9.9 9.10 AUT 10.1 10.2 10.3 10.4 10.5	タイミングリファレンスの要件	254 262 263 264 264 265 267 268 270 271 273 274 277 286 288 294
10	9.1 9.2 9.3 9.4 9.5 9.6 9.7 9.8 9.9 9.10 AUT 10.1 10.2 10.3 10.4 10.5 10.6 Ł	タイミングリファレンスの要件 プロジェクトパートナー間の協力 タイミングコンセプト、スケジューリングレイアウト、OS コンフィギュレーション 実行時間デバッグ 実行時間の最適化 実行時間保護 将来の機能の早期検討 シリーズのタイミング保護 ポジティブな例: CoReMa Vitesco Technologies まとめ **OSAR** AUTOSAR Classical プラットフォーム(CP) AUTOSAR Adaptive プラットフォーム(AP) TIMEX(AUTOSAR タイミング拡張機能) ARTI(AUTOSAR/ASAM 実行時インタフェース) テクニカルレポート「タイミング解析」 まとめ **フティ、ISO 26262	254 262 263 264 264 265 267 268 270 271 273 274 277 286 288 294 294
10	9.1 9.2 9.3 9.4 9.5 9.6 9.7 9.8 9.9 9.10 AUT 10.1 10.2 10.3 10.4 10.5 10.6 **E —	タイミングリファレンスの要件 プロジェクトパートナー間の協力 タイミングコンセプト、スケジューリングレイアウト、OS コンフィギュレーション 実行時間デバッグ 実行時間の最適化 実行時間保護 将来の機能の早期検討 シリーズのタイミング保護 ポジティブな例: CoReMa Vitesco Technologies まとめ OSAR AUTOSAR Classical プラットフォーム(CP) AUTOSAR Adaptive プラットフォーム(AP) TIMEX(AUTOSAR タイミング拡張機能) ARTI(AUTOSAR/ASAM 実行時インタフェース) テクニカルレポート「タイミング解析」 まとめ	254 262 263 264 265 267 268 270 271 273 274 277 286 288 294 294

12	展望																	302
		まとる																
		タイ: 法的側																